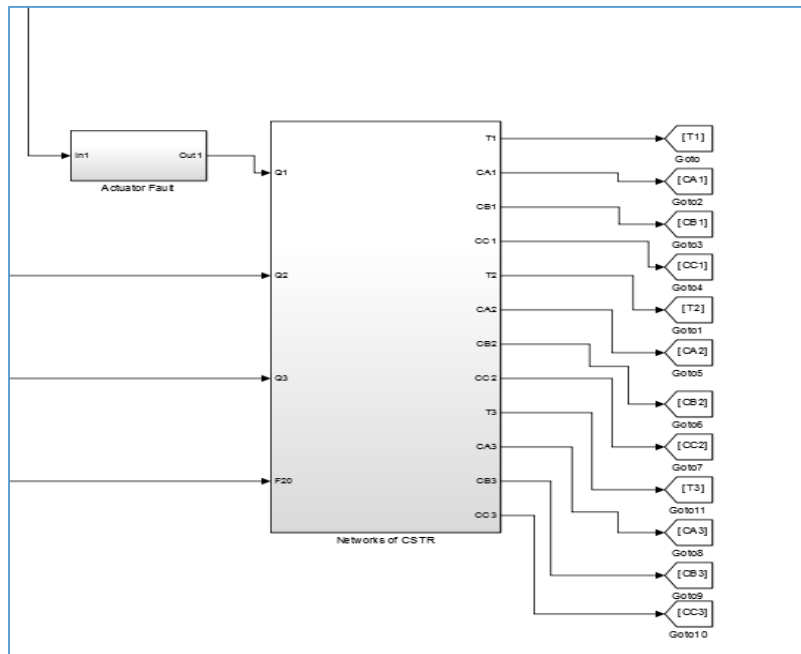


## گزارش شبیه سازی

مدل فرایند شامل معادلات 19 تا 33 مقاله به صورت زیر در بلوک Networks of CSTR مطابق با شکل 1 شبیه سازی گردیده است. مدل مربوط به سه CSTR و شامل دوازده حالت با مقادیر اولیه زیر می باشد.

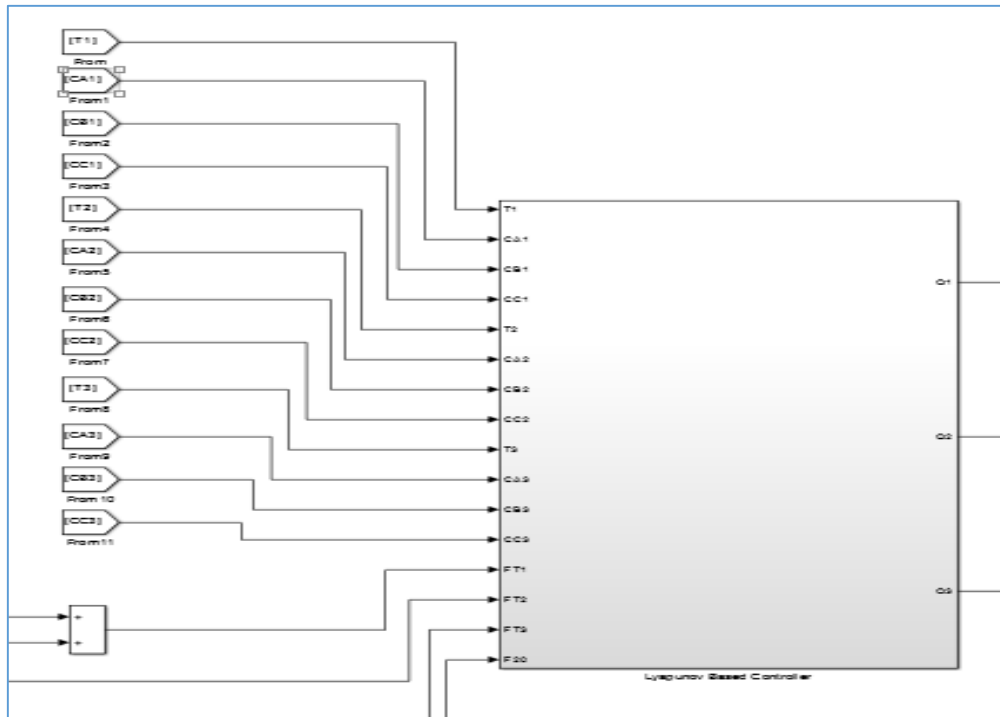
$$x_s^T = [T_1 \quad C_{A1} \quad C_{B1} \quad C_{C1} \quad T_2 \quad C_{A2} \quad C_{B2} \quad C_{C2} \quad T_3 \quad C_{A3} \quad C_{B3} \quad C_{C3}]$$

$$= [370 \quad 3.32 \quad 0.17 \quad 0.04 \quad 435 \quad 2.75 \quad 0.45 \quad 0.11 \quad 435 \quad 2.88 \quad 0.50 \quad 0.12]$$



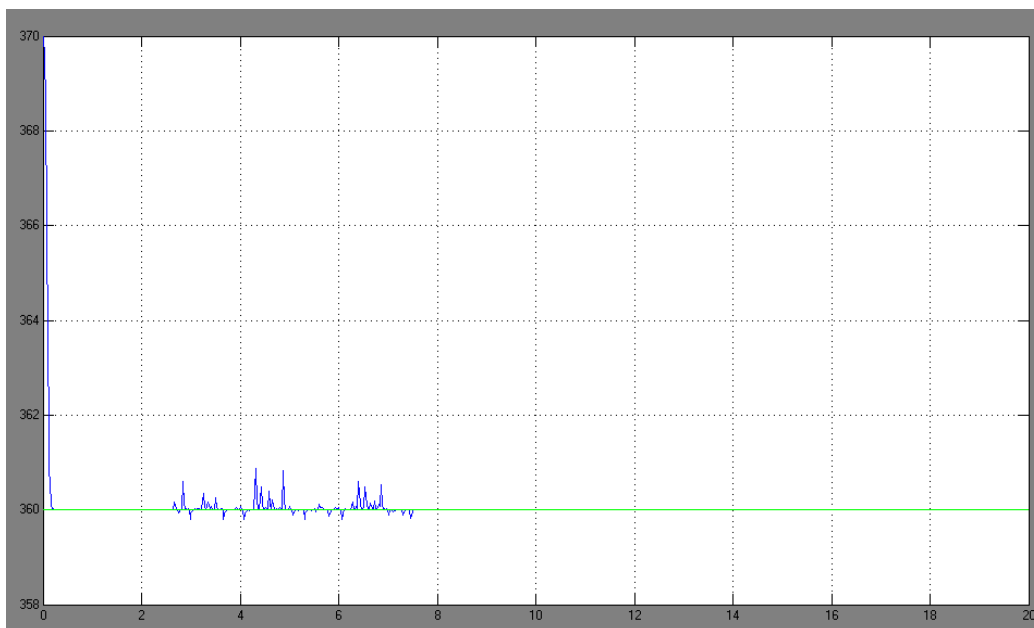
شکل 1 - مدلسازی فرایند

با توجه به الگوریتم LMPC و با در نظر گرفتن تابع هزینه به صورت زیر ، کنترل کننده بر اساس لیاپانوف و با جزییات ذکر شده در معادلات 2 تا 7 طراحی می گردد. شکل 2 بلوک مربوط به کنترلر Lyapunov Based Controller را نشان می دهد.

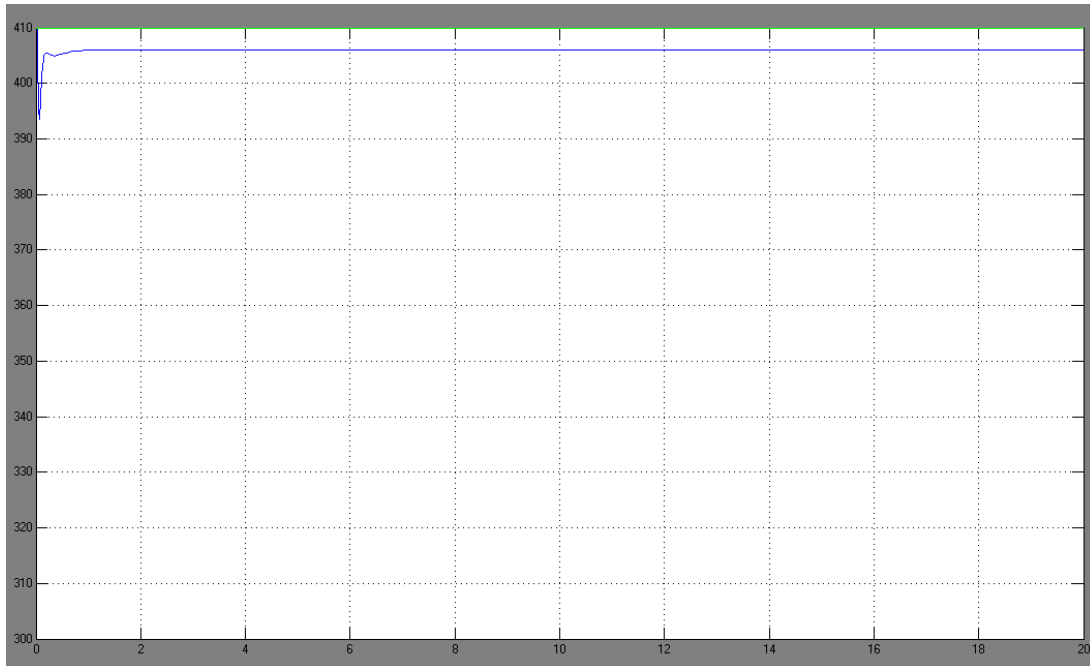


شکل 2- کنترلر بر اساس تابع لیپانوف

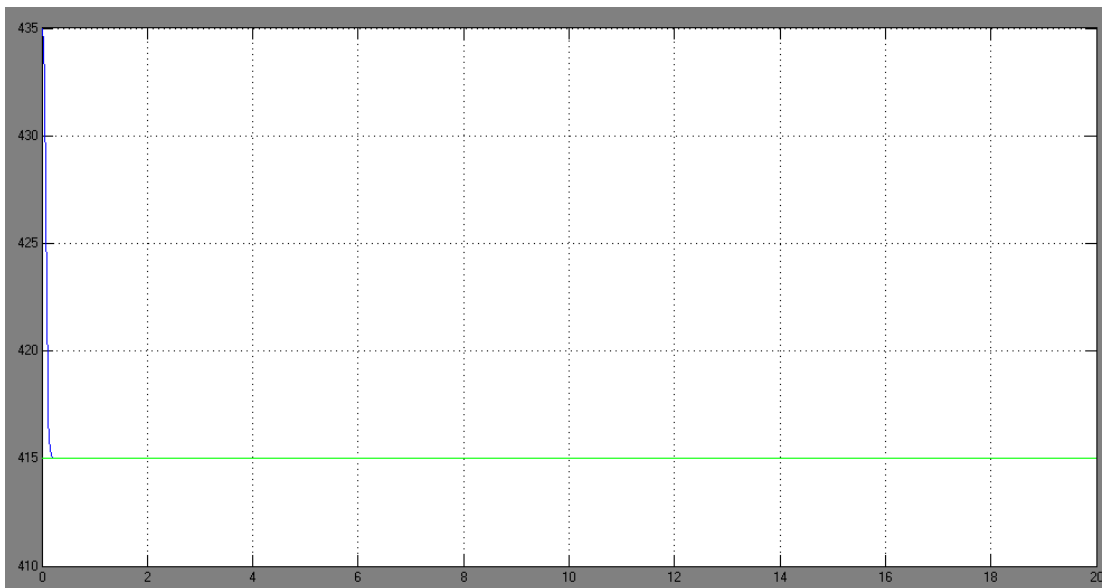
خطا یا Fault با توجه به معادله 35 مقاله به صورت یک رابطه گاوسی در بلوک Actuator Fault شبیه سازی شده است. این خطا با توجه با طراحی روییت گر خطا و با حل آنلاین معادلات کنترلر MPC در بلوک LMPC GAIN و Control Signal1 جبران شده است و سیستم در حضور خطا همگرا می گردد. شکل های زیر نتایج مربوط به خروجی های در نظر گرفته شده را در حضور خطا و بدون خطا در ورودی یک سیستم (محرک اول) نشان می دهند.



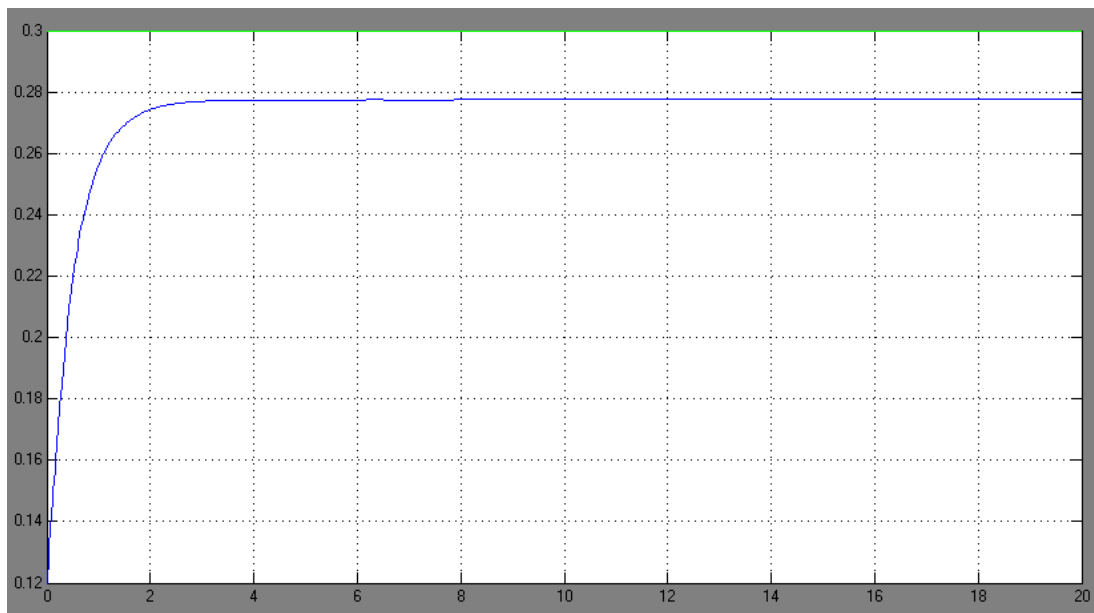
شکل 3 - خروجی T1 و سیگنال مرجع در حضور خطا



شکل 4 - خروجی T2 و سیگنال مرجع در حضور خطا

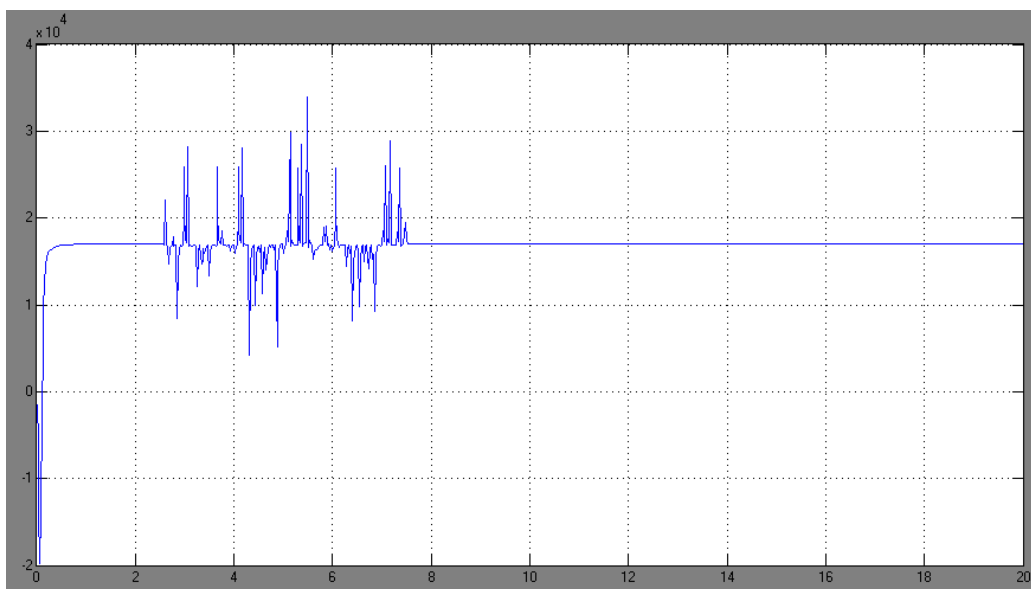


شکل 5 - خروجی T3 و سیگنال مرجع در حضور خطا



شکل 6 - خروجی T4 و سیگنال مرجع در حضور خطا

در مقاله مورد نظر خروجی های T مخازن و سایر حالات سیستم با توجه به سیگنال مرجع تعریف شده رسم شده اند. همچنین 4 سیگنال کنترلی شامل خطای گاوسی نیز قابل بررسی هستند که در شکل زیر سیگنال ورودی Q1 در حضور خطا رسم شده است.



شکل 7 - سیگنال کنترلی Q1 در حضور خطای عملگر